



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11054663 A**(43) Date of publication of application: **26.02.99**

(51) Int. Cl.

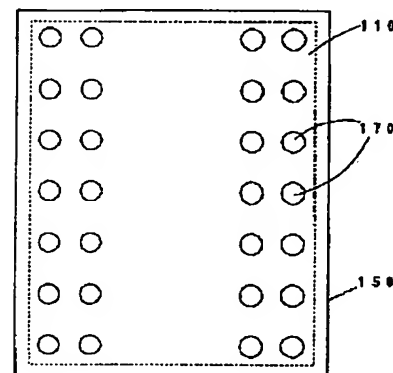
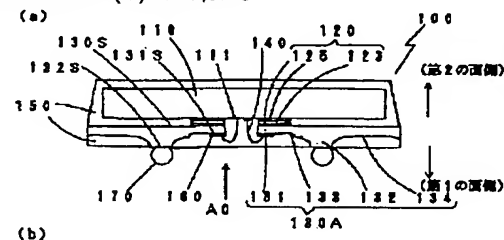
**H01L 23/28**  
**H01L 23/50**(21) Application number: **09221208**(22) Date of filing: **04.08.97**(71) Applicant: **DAINIPPON PRINTING CO LTD**(72) Inventor: **YAMADA SHUICHI**  
**NAKAMURA MAKOTO**  
**TAKESHITA TAKESHI**  
**YAGI YUTAKA****(54) RESIN-SEALED SEMICONDUCTOR DEVICE AND  
CIRCUIT MEMBER USED THEREIN, AND  
MANUFACTURE OF CIRCUIT MEMBER****(57) Abstract:**

**PROBLEM TO BE SOLVED:** To increase the chip area in a small package, such as a TSOP(thin small outline package).

**SOLUTION:** This device has a circuit unit 130A where a plurality of leads 133 and 134, integrally connect internal terminal 131 of a semiconductor device 110 and an external terminal 132 to an external circuit independently to each other, in an approximately flat surface. The surfaces of the internal terminal of the semiconductor device 110 and the external terminal are provided on a first surface side of the circuit unit 130A. The thicknesses of the internal terminal 131 and that of the leads 133 and 134 are small, and the thickness of the external terminal 132 is large. The semiconductor device 101 is mounted, via an insulating layer 120 on a surface opposite the terminal side of the circuit unit 130A. The terminal of the semiconductor device 110 and the internal terminal 131 of the circuit unit 130A are wire-connected on the terminal surface side. Further, an internal terminal formation region, etched to have a thin thickness, is further thinned and

planarized by coining, and the package is resin-sealed with a part of the external terminal exposed to the outside.

COPYRIGHT: (C)1999,JPO





特開平11-54663

(43) 公開日 平成11年(1999) 2月26日

(51) Int. Cl.<sup>6</sup>  
H01L 23/28  
23/50

識別記号

F I  
H01L 23/28  
23/50

A  
R

審査請求 未請求 請求項の数 8 F D (全 8 頁)

(21) 出願番号 特願平9-221208  
(22) 出願日 平成9年(1997) 8月4日

(71) 出願人 000002897  
大日本印刷株式会社  
東京都新宿区市谷加賀町一丁目1番1号  
(72) 発明者 山田 修一  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(72) 発明者 中村 誠  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(72) 発明者 竹下 毅志  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(74) 代理人 弁理士 小西 淳美

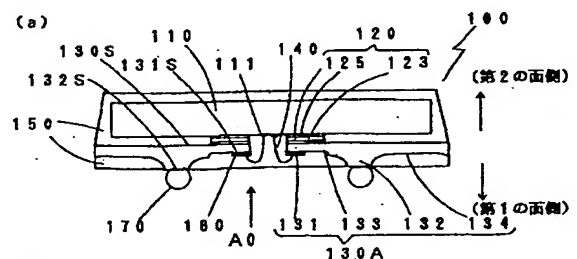
最終頁に続く

(54) 【発明の名称】 樹脂封止型半導体装置とそれに用いられる回路部材、および回路部材の製造方法

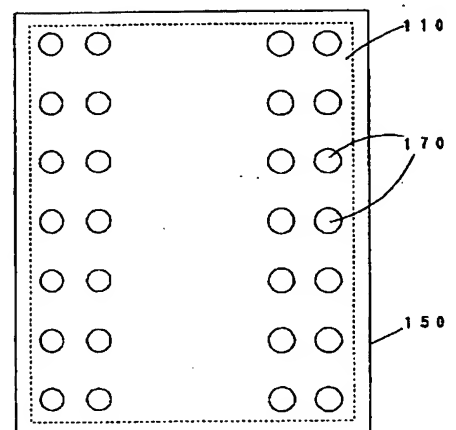
(57) 【要約】 (修正有)

【課題】 T S O P等の小型パッケージにおけるチップの占有率を上げる。

【解決手段】 半導体素子の内部端子部と、外部回路への外部端子部とを一体的に連結するリード部とを略平面内に複数個、それぞれ互いに独立して配置する回路部を設け、該回路部の半導体素子の内部端子面および外部端子面とを、回路部の第1の面側に設け、且つ、内部端子部、リード部とを薄肉に、外部端子部を厚肉に形成しており、半導体素子はその端子部側を、回路部の端子側でない面に絶縁層を介して、回路部に搭載され、半導体素子の端子部と回路部の内部端子部とを、端子面側にてワイヤにて接続しており、薄肉にエッチング加工された、内部端子形成領域が、更にコイニングにより薄く、且つ平坦状に形成されており、外部端子の一部を外部に露出させ、樹脂封止している。



(b)



## 【特許請求の範囲】

【請求項1】 半導体素子の端子と電氣的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを略平面内に複数個、それぞれ互いに独立して配置する回路部を設け、該回路部の内部端子部の端子面および外部端子の端子面とを、回路部の第1の面側に設けており、前記回路部は、第1の面側でない第2の面側を一平面に沿い設け、内部端子部、リード部は、薄肉に形成され、外部端子部は厚肉に形成され、外部端子部の端子面は、前記第2の面側でない、内部端子の端子面ないしリード部の面より突出されており、半導体素子は、半導体素子の端子部側の面を、回路部の端子側でない面に絶縁層を介して接着固定されて、回路部に搭載され、半導体素子の端子部と回路部の内部端子部の端子面側とをワイヤにて電氣的に接続しており、外部端子の一部を外部に露出させ、樹脂封止した樹脂封止型半導体装置、または前記樹脂封止型半導体装置の外部に露出した外部端子部の面に、回路基板等への実装のための半田からなる外部電極を設けた樹脂封止型半導体装置であることを特徴とする樹脂封止型半導体装置。

【請求項2】 請求項1において、少なくとも内部端子部の端子面領域がコイニングにより、平坦状に形成されているものであることを特徴とする樹脂封止型半導体装置。

【請求項3】 請求項1ないし2において、半導体素子の端子は半導体素子の端子面の一对の辺の中間の中心部線上にそって配置されており、回路部材の内部端子部は前記中心線を挟むように対向し、前記中心部線に沿い、それぞれ設けられていることを特徴とする樹脂封止型半導体装置。

【請求項4】 請求項1ないし3において、樹脂封止領域をほぼ半導体素子の外形寸法にあわせたことを特徴とする樹脂封止型半導体装置。

【請求項5】 半導体素子の端子と電氣的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを有し、これらを略平面内に複数個、それぞれ互いに独立して配置し、外部端子部とこれらの外側で、全体を保持する外枠部とを前記リード部とは異なる接続リードを介して一体連結し、且つ内部端子部の端子面および外部端子の端子面とを、その第1の面側に設けた樹脂封止型半導体装置用回路部材であり、回路部材の第2の面側は素材面で一平面に沿い、内部端子部、リード部および接続リード部は、回路部材の素材の板厚よりも薄肉に形成され、外部端子部は、回路部材の素材の板厚に形成されており、外部端子部の外部回路と接続する側の端子面は、第2の面側でないリード部の面や接続リード部の面より突出されていることを特徴とする回路部材。

【請求項6】 少なくとも内部端子部の端子面形成領域にコイニングを施したものであることを特徴とする請求項5記載の回路部材。

【請求項7】 ハーフエッチング加工により、内部端子部とリード部の形成領域、および接続リード部を回路部材の素材の板厚よりも薄肉に、外部端子部を回路部材の素材の板厚にして、外形加工したものであることを特徴とする請求項5ないし6記載の回路部材。

【請求項8】 半導体素子の端子と電氣的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを有し、これらを略一平面内に複数個、それぞれ互いに独立して配置し、且つ、外部端子部とこれらの外側で、全体を保持する外枠部とを接続リードを介して一体的に連結した樹脂封止型半導体装置用回路部材の製造方法であって、ハーフエッチング加工により、一面側を素材面とし、内部端子部とリード部の形成領域、および接続リード部を回路部材の素材の板厚よりも薄肉に、外部端子部を回路部材の素材の板厚にして、外形加工する工程と、内部端子部形成領域の、素材面側でない、端子面領域を含む領域を凹まし、凹ました部分の面を平坦状にするコイニング工程とを有することを特徴とする回路部材の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体素子を搭載する樹脂封止型の半導体装置（プラスチックパッケージ）に関し、特に、パッケージサイズの小型化に対応し、その実装性を向上させることができる半導体装置とその製造方法に関する。

## 【0002】

【従来の技術】近年、半導体装置は、高集積化、小型化技術の進歩と電子機器の高性能化と軽薄短小化の傾向（時流）から、LSIのASICに代表されるように、ますます高集積化、高機能化になってきている。これに伴い、リードフレームを用いた封止型の半導体装置においても、その開発のトレンドが、SOJ（Small Outline J-Leaded Package）やQFP（Quad Flat Package）のような表面実装型のパッケージを経て、TSOP（Thin Small Outline Package）の開発による薄型化を主軸としたパッケージの小型化へ、さらにはパッケージ内部の3次元化によるチップ収納効率向上を目的としたLOC（Lead On Chip）の構造へと進展してきた。しかし、樹脂封止型半導体装置には、高集積化、高機能化とともに、更に一層の多ピン化、薄型化、小型化が求められており、上記従来のパッケージにおいてもチップ外周部分のリードの引き回しがあるため、パッケージの小型化に限界が見えてきた。また、TSOP等の小型パッケージにおいては、リードの

引き回し、ピンピッチから多ピン化に対しても限界が見えてきた。

#### 【 0 0 0 3 】

【発明が解決しようとする課題】上記のように、更なる樹脂封止型半導体装置の高集積化、高機能化が求められており、樹脂封止型半導体装置の一層の多ピン化、薄型化、小型化が求められている。本発明は、このような状況のもと、半導体装置のパッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応させ、回路基板への実装面積を低減できる、即ち、回路基板への実装密度を向上させることができる樹脂封止型半導体装置を提供しようとするものである。また、同時に従来の T S O P 等の小型パッケージに困難であった更なる多ピン化を実現しようとするものである。

#### 【 0 0 0 4 】

【課題を解決するための手段】本発明の樹脂封止型半導体装置は、半導体素子の端子と電気的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを略平面内に複数個、それぞれ互いに独立して配置する回路部を設け、該回路部の内部端子部の端子面および外部端子の端子面とを、回路部の第 1 の面側に設けており、前記回路部は、第 1 の面側でない第 2 の面側を一平面に沿い設け、内部端子部、リード部は、薄肉に形成され、外部端子部は厚肉に形成され、外部端子部の端子面は、前記第 2 の面側でない、内部端子の端子面ないしリード部の面より突出されており、半導体素子は、半導体素子の端子部側の面を、回路部の端子側でない面に絶縁層を介して接着固定されて、回路部に搭載され、半導体素子の端子部と回路部の内部端子部の端子面側とをワイヤにて電気的に接続しており、外部端子の一部を外部に露出させ、樹脂封止した樹脂封止型半導体装置、または前記樹脂封止型半導体装置の外部に露出した外部端子部の面に、回路基板等への実装のための半田からなる外部電極を設けた樹脂封止型半導体装置であることを特徴とするものである。そして、上記において、少なくとも内部端子部の端子面領域がコイニングにより、平坦状に形成されているものであることを特徴とするものである。そしてまた、上記において、半導体素子の端子は半導体素子の端子面の一对の辺の中間の中心部線上にそって配置されており、内部端子部は前記中心線を挟むように対向し、前記中心線に沿い、それぞれ設けられていることを特徴とするものである。そしてまた、上記において、樹脂封止領域をほぼ半導体素子の外形寸法にあわせたことを特徴とするものである。

【 0 0 0 5 】本発明の回路部材は、半導体素子の端子と電気的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを有し、これらを略平面内に複数個、それぞれ互いに独立して配置し、外部端

子部とこれらの外側で、全体を保持する外枠部とを前記リード部とは異なる接続リードを介して一体連結し、且つ内部端子部の端子面および外部端子の端子面とを、その第 1 の面側に設けた樹脂封止型半導体装置用回路部材であり、回路部材の第 2 の面側は素材面で一平面に沿い、内部端子部、リード部および接続リード部は、回路部材の素材の板厚よりも薄肉に形成され、外部端子部は、回路部材の素材の板厚に形成されており、外部端子部の外部回路と接続する側の端子面は、第 2 の面側でないリード部の面や接続リード部の面より突出されていることを特徴とするものであり、少なくとも内部端子部の端子面形成領域にコイニングを施したものであることを特徴とするものである。そして、ハーフエッチング加工により、内部端子部とリード部の形成領域、および接続リード部を回路部材の素材の板厚よりも薄肉に、外部端子部を回路部材の素材の板厚にして、外形加工したものであることを特徴とするものである。

【 0 0 0 6 】本発明の回路部材の製造方法は、半導体素子の端子と電気的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを有し、これらを略一平面内に複数個、それぞれ互いに独立して配置し、且つ、外部端子部とこれらの外側で、全体を保持する外枠部とを接続リードを介して一体的に連結した樹脂封止型半導体装置用回路部材の製造方法であって、ハーフエッチング加工により、一面側を素材面とし、内部端子部とリード部の形成領域、および接続リード部を回路部材の素材の板厚よりも薄肉に、外部端子部を回路部材の素材の板厚にして、外形加工する工程と、内部端子部形成領域の、素材面側でない、端子面領域を含む領域を凹まし、凹ました部分の面を平坦状にするコイニング工程とを有することを特徴とするものである。

#### 【 0 0 0 7 】

【作用】本発明の樹脂封止型半導体装置は、上記のような構成にすることにより、半導体装置パッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応できるものとしている。即ち、半導体装置の回路基板への実装面積を低減し、回路基板への実装密度の向上を可能としている。また、端子部を二次元的に複数行、複数列設けることにより、従来の T S O P 等の小型パッケージに困難であった更なる多ピン化の実現を可能としている。外部端子部に一体的に連結した外部電極部を半田ボールにて形成することにより、BGA (Ball Grid Array) タイプのようにすることもできる。具体的には、半導体素子の端子と電気的に結線するための内部端子部と、外部回路への接続のための外部端子部と、前記内部端子部と外部端子部とを一体的に連結するリード部とを略平面内に複数個、それぞれ互いに独立して配置する回路部を設け、該回路部の半導体素子と接続するための内部端子部の端子面および外部回路と接

続するための外部端子の端子面とを、回路部の第1の面側に設けており、半導体素子は、半導体素子の端子部側の面を、回路部の端子側でない面に絶縁層を介して接着固定されて、回路部に搭載され、半導体素子の端子部と回路部の内部端子部の端子面側とをワイヤにて電氣的に接続しており、前記回路部は、その第2の面側を一平面に沿い設け、内部端子部、リード部は、薄肉に形成され、外部端子部は厚肉に形成され、外部端子部の端子面は、前記一平面側でない、内部端子の端子面ないしリード部の面より突出されており、且つ、少なくとも内部端子部の端子面領域がコイニングにより、平坦状に形成されているものであり、外部端子の一部を外部に露出させ、樹脂封止した樹脂封止型半導体装置であることにより、または前記樹脂封止型半導体装置の、外部に露出した外部端子部の面に、回路基板等への実装のための半田からなる外部電極を設けた樹脂封止型半導体装置であることにより、これを達成している。そして、半導体素子の端子は半導体素子の端子面の一对の辺の中間の中心部線上にそって配置されており、内部端子部は前記中心線を挟むように対向し、前記中心線に沿い、それぞれ設けられていることにより、全体を簡単な構造とし、量産性に適しものとできる。特に、樹脂封止領域をほぼ半導体素子の外形寸法にあわせたCSP (Chip Size Package) とすることにより、半導体装置の小型化に対応できる。

【0008】本発明の回路部材は、上記のような構成にすることにより、上記本発明の樹脂封止型半導体装置の製造に用いられるものであるが、ハーフエッチング加工を併う通常のエッチング工程とコイニング工程を経て作製することができる。特に、内部端子部の半導体素子と接続するための端子部は、微細化に伴い、ハーフエッチング加工にては平坦に加工が難しい部分であるが、これを、コイニングにより平坦化することにより、半導体装置作製に際しては、ワイヤボンディング性の良いものとできる。コイニングにより、内部端子部の厚さをエッチング工程により得られた厚さよりも更に薄くして、必要な厚さとしており、回路部材のリード部、接続リード部等のハーフエッチングにて薄肉にされた部分の厚さを、内部端子部の厚さよりも厚くすることができ、結果、回路部材全体を比較的強固に保つことが可能となる。

【0009】本発明の回路部材製造方法は、上記のような構成にすることにより、ハーフエッチング加工を伴ったエッチング工程と、コイニングの組合せにより、比較的簡単に、本発明の回路部材の製造を可能とし、結果、本発明の樹脂封止型半導体装置の作製を可能とするものである。

【0010】

【発明の実施の形態】本発明の樹脂封止型半導体装置を図に基づいて説明する。図1は本発明の樹脂封止型半導体装置の実施の形態の1例を示したもので、図1(a)

はその概略断面図であり、図1(b)は外部電極側(図1(a)のA0側)からみた図であり、図2は図1に示す半導体装置の外部電極側および側面部を分かり易く示した斜視図である。図3は図1に示す半導体装置の変形例の断面図であり、図4(a)は本発明の回路部材の概略平面図であり、図4(b)は図4(a)中点線で囲まれたB0部の拡大斜視図である。図1、図2、図3、図4中、100、101は樹脂封止型半導体装置、110は半導体素子、111は端子(パッド)、120は絶縁層、123は絶縁性フィルム、125は接着剤層、130は回路部材、130Aは回路部、130Sは素材面、131は内部端子部、131Sは端子面、132は外部端子部、132Sは端子面、133はリード、133Sはリード面、134は接続リード、134Sは接続リード面、135は枠部、140はワイヤ、150は封止用樹脂、160は銀めっき、170は半田からなる外部電極である。図1に示す樹脂封止型半導体装置100は、図4に示す回路部材130の点線内領域部B1のみを樹脂封止し、且つそれ以外の部分を分離して使用しているもので、半導体素子110を、端子(パッド)111側の面側にて、回路部130の素材面130Sに、絶縁層120を介して搭載し、半導体素子110の端子(パッド)111と内部端子部131の端子面131Sとをワイヤ140にて電氣的に接続し、且つ、外部端子132の一部を外部に露出させ、全体を封止用樹脂150で樹脂封止している。図1(a)に示すように、半導体素子110の端子111と電氣的に結線するための内部端子部131と、外部回路への接続のための外部端子部132と、内部端子部131と外部端子部132とを一体的に連結するリード部133とを略一平面内に複数個、それぞれ互いに独立して配置する回路部130Aを設けている。そして、回路部130Aの、半導体素子110と接続するための内部端子部131の端子面131Sおよび外部回路と接続するための外部端子部132の端子面132Sを、回路部130Aの素材面130S側(第2の面側)とは反対の面側(第1の面側)に設けている。尚、図1に示す例は、図4に示す回路部材130を用いているため、接続リード134をその内部に残す。

【0011】ここで用いられる図4(a)に示す回路部材130の一点鎖線内領域B1内部である、半導体装置100に用いられる回路部130Aは、その一方の面側(第2の面側)を、全て素材面130Sとして、略同一平面上に形成されており、この素材面130Sと、半導体素子110の端子部111側の面とが絶縁層120を介して接着固定される。そして、内部端子部131、リード部133、接続リード部134は、薄肉(即ち、回路部材130Aの素材の厚さより薄肉)に形成され、外部端子部132は厚肉(即ち、回路部材130Aの素材の厚さと同じ厚さ)に形成され、外部端子部132の外部回路と接続する側の端子面132Sは、回路部130

10

20

30

40

50

Aの素材面130Sでない、内部端子部131の端子面131Sないしリード部133の面133Sより突出されている。そしてまた、少なくとも内部端子部131の半導体素子110と接続する側と反対側の端子面131S領域がコイニングにより、平坦状に形成されている。更に、外部端子部132の一部を外部に露出させ、樹脂封止し、外部に露出した外部端子部の面に、回路基板等への実装のための半田からなる外部電極170を設けている。

【0012】図1に示す樹脂封止型半導体装置100においては、半導体素子110の端子部111は半導体素子110の端子面の一方の辺の中間の中心線上にそって配置されており、内部端子部131は前記中心線を挟むように対向し、前記中心部に沿い、それぞれ設けられている。そして、半導体素子110の端子部側の面に絶縁層120を介して回路部130Aの内部端子部131とそれに連結したリード部133とが載った構造で、LOC(Lead On Chip)と言われる。また、図1に示す樹脂封止型半導体装置100においては、樹脂封止領域を、半導体素子のサイズにほぼあわせた構造で、CSP(Chip Size Package)と言われるものである。

【0013】尚、本発明の樹脂封止型半導体装置の実施の形態としては、上記図1に示す、LOCタイプ、CSPタイプに特に限定されることはない。また、図3に示すように、図1に示す半導体装置において半田からなる外部電極を設けない形態のままのものを、変形例の半導体装置101として挙げておく。図3に示す変形例の半導体装置101の外部に露出した外部端子部の面132Sに半田からなる外部電極170を設けたものである。

【0014】回路部130Aの材質としては42合金(Ni42%のFe合金)、銅合金等が用いられ、絶縁層120としては、図1に示すように絶縁性フィルム123の両側に接着剤層125を設けたものや、市販のダイアタッチ剤が用いられる。

【0015】次に、本発明の回路部材を図に基づいて説明する。図4は本発明の回路部材の1例を示したもので、図4(a)は平面図、図4(b)は、図4(a)のB0部を拡大して示した拡大斜視図である。尚、図4中の一点鎖線領域B1は、回路部材の半導体装置作製の際に、樹脂封止して用いられる領域で、点線外側の領域は最終的には分離除去される。本発明の回路部材は、本発明の半導体装置の作製に用いられるものであり、図4

(a)に示すように、半導体素子の端子と電氣的に結線するための内部端子部131と、外部回路への接続のための外部端子部132と、内部端子部131と外部端子部132とを一体的に連結するリード部133とを有し、これらを略平面内に複数個、それぞれ互いに独立して配置し、且つ、前記リード部133とは異なる接続リード134と外部端子部132とを一体的に連結し、こ

れらの外側で、全体を保持する外枠部135と接続されている。そして、図4(b)は内部端子部131の端子面131Sおよび外部端子部132の端子面132Sとを、その第1の面側に設けた樹脂封止型半導体装置用回路部材であり、回路部材の第2の面側は素材面130Sで一平面に沿い、内部端子部131、リード部133および接続リード部134は、回路部材の素材の板厚よりも薄肉に形成され、外部端子部132は、回路部材の素材の板厚に形成されており、外部端子部132の外部回路と接続する側の端子面132Sは、素材面側でないリード部の面133Sや接続リード部の面134Sより突出されているもので、少なくとも内部端子部131の端子面領域131Sがコイニングにより、平坦状に形成されている。回路部材130の材質としては42合金(Ni42%のFe合金)、銅合金等が用いられ、通常のリードフレームと同様、エッチングにより外形加工できる。

【0016】次いで、図4に示す回路部材130の製造方法の1例を図5に基づいて説明する。尚、図5は、説明を分かり易くするため、図4(a)に示す一点鎖線B3-B4における断面のみを示している。先ず、42合金(Ni42%のFe合金)等からなる、回路部材の素材である厚さ0.2mm程度の板材510を準備し、板材510の両面を脱脂等を行い良く洗浄処理した(図5(a))後、板材510の両面に感光性のレジスト520を塗布し、乾燥する。(図5(b))

次いで、板材510の両面から所定のパターン版を用いてレジストの所定の部分のみに露光を行った後、現像処理し、レジストパターン521、522を形成する。

(図5(c))

内部端子部、リード部、接続リード部の形成領域においては、板材の一面側にレジストが覆われていない。尚、レジストとしては、特に限定はされないが、重クロム酸カリウムを感光材としたガゼイン系のレジストや、東京応化株式会社製のネガ型液状レジスト(PMERレジスト)等が使用できる。次いで、レジストパターンを耐腐蝕性膜として、板材510の両面から腐蝕液にてエッチングを行う。内部端子部、リード部、接続リード部の形成領域においては、板材の一面側のレジストが覆われていない為、片側からのみエッチングが進行する。(これを、ここではハーフエッチングと言っている。)

板材510の表裏のエッチング量を調整することができる。エッチングは、通常、腐蝕液として塩化第二鉄水溶液を用い、板材の両面からスプレーエッチングにて行う。エッチングにより、途中図5(d)のようになり、更にエッチングが進行して、内部端子部131間が分離された状態で、一面を板材510の素材面510Sとした状態で、内部端子部131、リード部133、接続リード部134を板材510の素材の厚さより薄肉に、且つ外部

端子部 1 3 2、外枠部 1 3 4 を板材 5 1 0 の素材の厚さと同じ厚さに形成される。(図 5 (e))

次いで、レジストを剥離して (図 5 (f)) 後、内部端子部の端子面形成側 1 3 1 A をコイニングして平坦状に形成し (図 5 (g))、図 4 に示す回路部材 1 3 0 が得られる。尚、生産性の面から、エッチング加工、コイニング加工する際、複数個面付けした状態で上記の工程を行う。

【0017】次に、図 1 に示す半導体装置 1 0 0 の製造方法を、図 6 に基づいて簡単に説明する。まず、図 5 のようにして外形加工して作製された、図 4 に示す回路部材 1 3 0 を用意する。(6 (a))

次いで、洗浄処理等を施した後、内部端子部 1 3 1 の端子面 1 3 1 S 側に銀めっき処理を行い、銀めっき部 1 6 0 を設ける。(図 6 (b))

尚、銀めっきに代え、金めっきやパラジウムめっきでも良い。次いで、半導体素子 1 1 0 の端子面 1 1 1 と回路部材 1 3 0 の素材面を絶縁層 1 2 0 を介して接着固定

(搭載) する。絶縁層 1 2 0 は、図 1 (a) に示すように絶縁性フィルム 1 2 3 の両面に接着材層 1 2 5 をもうけた構造のもの等が挙げられるが、これに代え、市販のダイアタッチ剤を用いても良い。そして、半導体素子 1 1 0 の端子 1 1 1 と、内部端子 1 3 1 の端子面 1 3 1 S (銀めっき部 1 6 0) とをワイヤ 1 4 0 にて電氣的に接続する。(図 6 (d)) この後、外部端子部 1 3 2 の一部を外部に露出させ、全体を封止用樹脂 1 5 0 で樹脂封止する。(図 6 (e))

更に、露出した外部端子部 1 3 2 の端子面 1 3 2 S に、半田めっき等の表面処理剤を施した後、半田ボールからなる外部電極 1 7 0 を形成する。(図 6 (f))

次いで、回路部材 1 3 0 の各接続リード 1 3 4 をプレスにより切断し、外枠部 1 3 5 を除去する。(図 6 (g))

尚、半田ボールからなる外部電極 1 7 0 の作製は、スクリーン印刷による半田ペースト塗布や、リフロー等でも、回路基板と半導体装置との接続に必要な量の半田が得られれば良い。

【0018】

【実施例】更に、本発明の回路部材の実施例を挙げて、図 4 に基づいて説明する。4 2 合金 (Ni 4 2 % の Fe 合金) からなり、外部端子部の厚さ 0. 2 mm、内部端子部の厚さを 0. 0 5 mm とする、図 4 に示す回路部材 1 3 0 を、図 5 に示す加工方法にて作製して得た後、図 6 に示す半導体装置の作製方法により、図 1 に示す半導体装置を作製したが、品質的には特に問題はなかった。

【0019】

【発明の効果】本発明は、上記のように、更なる樹脂封止型半導体装置の高集積化、高機能化が求められる状況のもと、半導体装置のパッケージサイズにおけるチップの占有率を上げ、半導体装置の小型化に対応させ、回路基板への実装面積を低減できる、即ち、回路基板への実装密度を向上させることができる半導体装置の提供を可能としたものである。また、本発明は、同時に従来の T S O P 等の小型パッケージに困難であった更なる多ピン化を実現した樹脂封止型半導体装置の提供を可能としたものである。

【図面の簡単な説明】

【図 1】本発明の樹脂封止型半導体装置の 1 例を示した図

【図 2】本発明の樹脂封止型半導体装置の 1 例の斜視図

【図 3】本発明の樹脂封止型半導体装置の 1 例の変形例の断面図

【図 4】本発明の回路部材を示した図

【図 5】本発明の回路部材の製造工程図

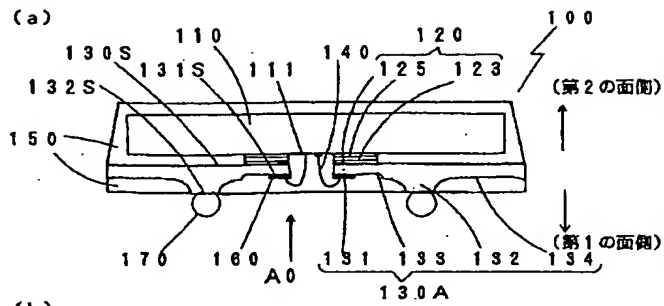
【図 6】本発明の樹脂封止型半導体装置の製造工程図

【符号の説明】

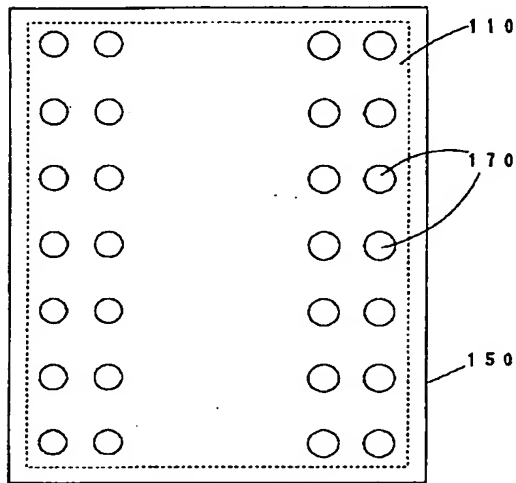
1 0 0、1 0 1	樹脂封止型半導体装置
1 1 0	半導体素子
1 1 1	端子 (パッド)
1 2 0	絶縁層 (絶縁性フィルム)
1 3 0	回路部材
1 3 0 A	回路部
1 3 0 S	素材面
1 3 1	内部端子部
1 3 1 S	端子面
1 3 2	外部端子部
1 3 2 S	端子面
1 3 3	リード
1 3 3 S	リード面
1 3 4	接続リード
1 3 4 S	接続リード面
1 3 5	枠部
1 4 0	ワイヤ
1 5 0	封止用樹脂
1 6 0	銀めっき
1 7 0	半田からなる外部電極
5 1 0	板材
5 1 0 S	板材の) 素材面
5 2 0	レジスト
5 2 1、5 2 2	レジストパターン
5 3 0	薄肉部



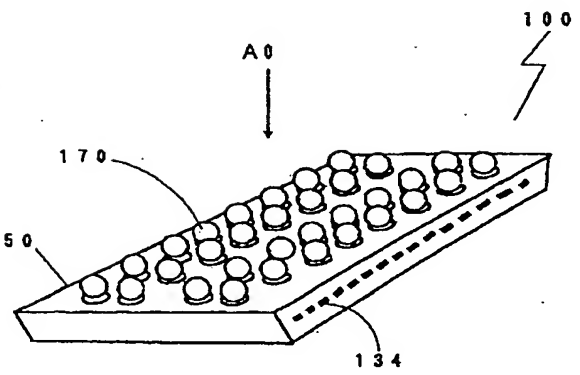
【図 1】



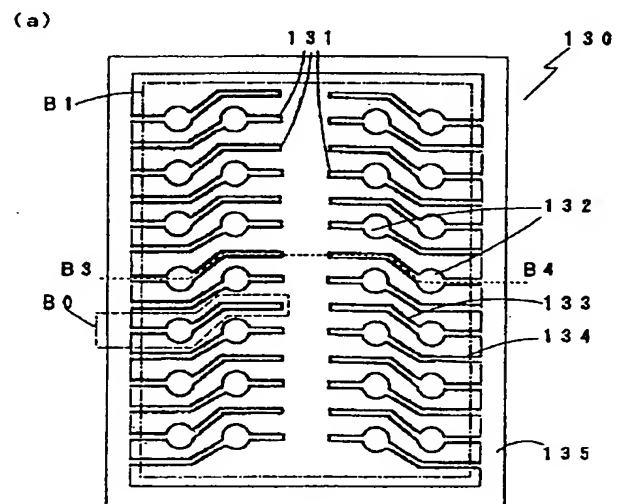
(b)



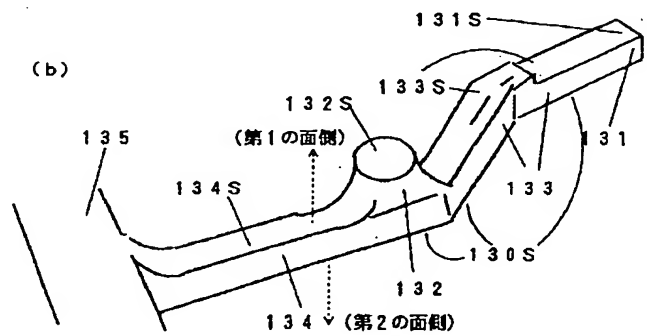
【図 2】



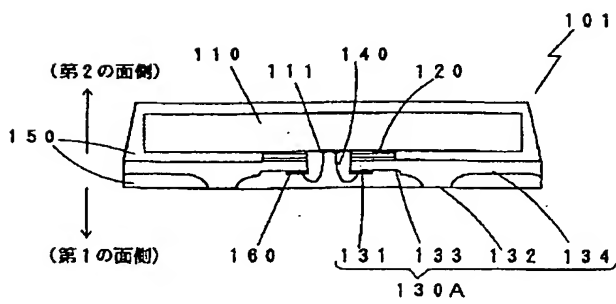
【図 4】



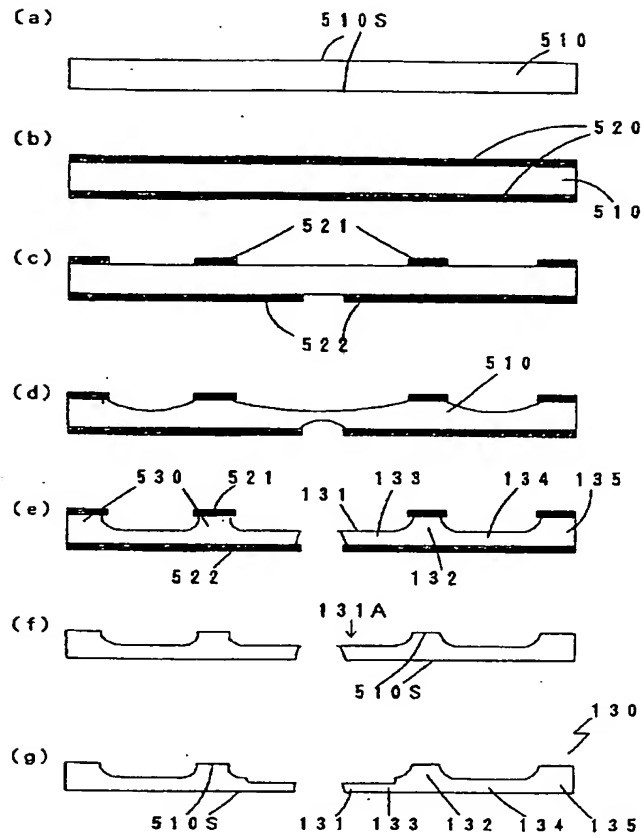
(b)



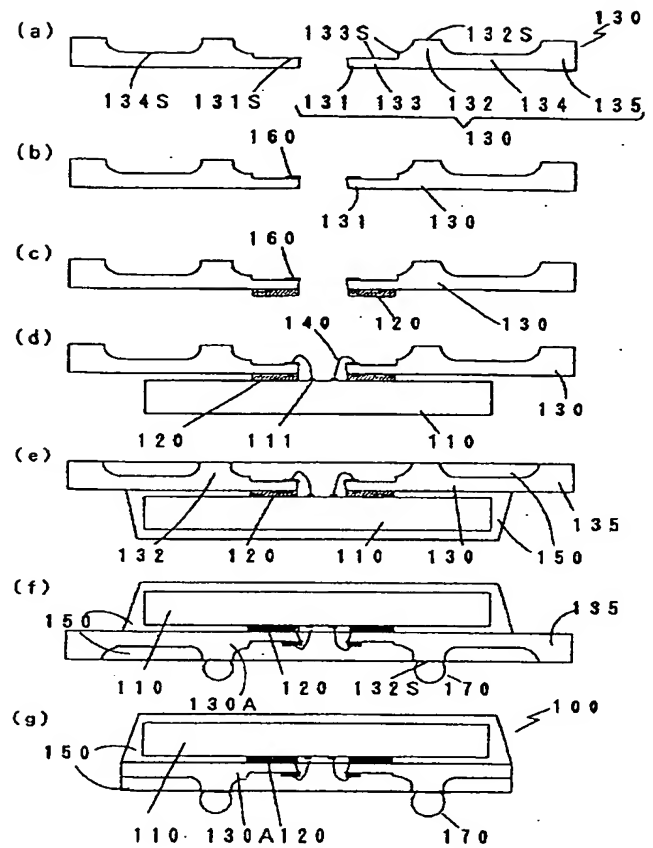
【図 3】



【図 5】



【図 6】



フロントページの続き

(72) 発明者 八木 裕

東京都新宿区市谷加賀町一丁目 1 番 1 号

大日本印刷株式会社内